ディジタル論理回路実験

Ⅰ．目的

　ある論理操作が論理真理値表によって与えられた場合、論理式を導き、それを簡単化、変形し、用意された論理回路の組合わせによって、その論理操作を実現するための手続きを、実験を通じて習得する。

Ⅱ．組合わせ論理回路

　出力が外からの入力の関数として与えられ、入力が時間に関して定常であれば、出力も時間に無関係となるような論理回路を**組合わせ論理回路**と言う。すなわち、論理式で表現すれば、入力 X_i ($i=1,2,\cdots,n$)に対して出力Ｙは

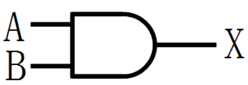
$$Y = f(X_1, X_2, \cdots, X_n)$$

となる。

　これに対し、論理回路の中には、入力が一定でも、出力が時間とともに変化するようなものがある。このような回路は、フィードバックを内部に持つようなものがあって、出力は外部入力の関数であると同時に、内部状態すなわちフィードバック入力の関数でもある。このような回路を順序回路という。

Ⅱ－1 基本論理

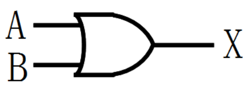
(a) 論理積(AND)



$X=A \cdot B$

A	B	X
0	0	0
0	1	0
1	1	1
1	0	0

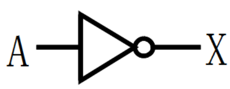
(b)論理和(OR)



$X=A+B$

A	B	X
0	0	0
0	1	1
1	1	1
1	0	1

(c)否定(NOT)



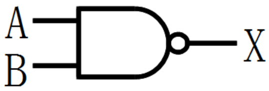
$X=\overline{A}$

A	X
0	1
1	0

ここでは、論理積、論理和、否定を基本としたが、実際には､論理積は論理和と否定で、論理和は論理積と否定であらわすことができる。従って、AND とNOT を組み合わせた NAND、または OR と NOT を組み合わせた NOR のいずれか一方だけの組合わせですべての組合わせ論理を表すことができる。

TTL IC は構造上 NAND または NOR が作り易いので、多くの論理回路はNAND または NOR で構成される。

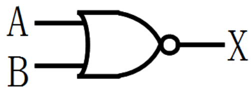
(d) NAND



$X=\overline{(A \cdot B)}$

A	B	X
0	0	1
0	1	1
1	1	0
1	0	1

(e) NOR



$X=\overline{(A+B)}$

A	B	X
0	0	1
0	1	0
1	1	0
1	0	0

Ⅱ－2 論理式の変形

(a)1 変数に関する公式

①$A+A=A$
②$A \cdot A=A$
③$A+\overline{A}=1$
④$A \cdot \overline{A}=0$
⑤$\overline{(\overline{A})}=A$
⑥$A+0=A$
⑦$A+1=1$
⑧$A \cdot 0=0$
⑨$A \cdot 1=A$

(b)2 個以上の変数に関する公式

⑩$A+B=B+A$ (交換の法則)
⑪$A \cdot B=B \cdot A$ (〃)
⑫$(A+B)+C=A+(B+C)$ (結合の法則)
⑬$(A \cdot B) \cdot C=A \cdot (B \cdot C)$ (〃)
⑭$(A+B) \cdot (A+C)=A+(B \cdot C)$ (分配の法則)
⑮$A \cdot (B+C)=A \cdot B+A \cdot C$ (〃)
⑯$A \cdot (A+B)=A$
⑰$A+A \cdot B=A$
⑱$A \cdot (\overline{A}+B)=A \cdot B$
⑲$A+\overline{A} \cdot B=A+B$
⑳$(A+B) \cdot (\overline{A}+C)=A \cdot C+\overline{A} \cdot B$
㉑$(A+B) \cdot (C+D)=A \cdot C+A \cdot D+B \cdot C+B \cdot D$
㉒$A \cdot B+C \cdot D=(A+C) \cdot (A+D) \cdot (B+C) \cdot (B+D)$

(c)ド・モルガンの定理

*多変数の場合

$$\overline{f(A,B,\cdots,N,+,\cdot)} = f(\bar{A},\bar{B},\cdots,\bar{N},\cdot,+) \quad ㉓$$

*2 変数の場合

$$\overline{(A+B)} = \bar{A}\cdot\bar{B} \quad ㉔$$

$$\overline{(A\cdot B)} = \bar{A}+\bar{B} \quad ㉕$$

Ⅱ－3 標準形(canonical form)

4 変数の論理真理値表を次のように与えた場合、加法標準形の論理式は(26)式乗法標準形の論理式は(27)式となる。

A	B	C	D	f
0	0	0	0	1 (a)
0	0	0	1	1 (b)
0	0	1	1	1 (c)
0	0	1	0	0 (A)
0	1	1	0	0 (B)
0	1	1	1	1 (d)
0	1	0	1	0 (C)
0	1	0	0	0 (D)
1	1	0	0	0 (E)
1	1	0	1	1 (e)
1	1	1	1	1 (f)
1	1	1	0	0 (F)
1	0	1	0	0 (G)
1	0	1	1	0 (H)
1	0	0	1	0 (I)
1	0	0	0	0 (J)

加法標準形(disjunctive canonical form)の論理式

$$f = \underbrace{\bar{A}\,\bar{B}\,\bar{C}\,\bar{D}}_{(a)} + \underbrace{\bar{A}\,\bar{B}\,\bar{C}\,D}_{(b)} + \underbrace{\bar{A}\,\bar{B}\,C\,D}_{(c)} + \underbrace{\bar{A}\,B\,C\,D}_{(d)} + \underbrace{A\,B\,\bar{C}\,D}_{(e)} + \underbrace{A\,B\,C\,D}_{(f)} \quad (26)$$

<u>乗法標準形(conjunctive canonical form)の論理式</u>

$$
\begin{aligned}
f =\; & \underset{(A)}{(A+B+\overline{C}+D)} \cdot \underset{(B)}{(A+\overline{B}+\overline{C}+D)} \cdot \underset{(C)}{(A+\overline{B}+C+\overline{D})} \cdot \underset{(D)}{(A+\overline{B}+C+D)} \\
& \cdot \underset{(E)}{(\overline{A}+\overline{B}+C+D)} \cdot \underset{(F)}{(\overline{A}+\overline{B}+\overline{C}+D)} \cdot \underset{(G)}{(\overline{A}+B+\overline{C}+D)} \cdot \underset{(H)}{(\overline{A}+B+\overline{C}+\overline{D})} \\
& \cdot \underset{(I)}{(\overline{A}+B+C+\overline{D})} \cdot \underset{(J)}{(\overline{A}+B+C+D)}
\end{aligned}
\tag{27}
$$

Ⅱ－4　74 シリーズ IC

本実験で使用する 74 シリーズ IC 7400(Quad 2 Input NAND)と 7404(Hex Inverters) の内部構成を下図に示す。Vcc は電源のプラス、GND はマイナスに接続する。

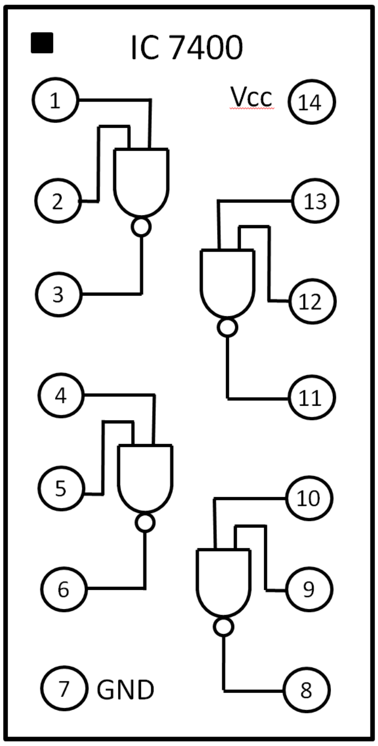


図 2-1　7400

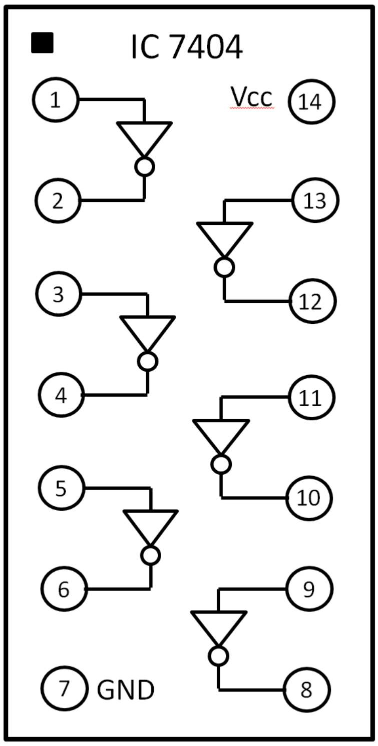


図 2-2　7404

問題演習

１．論理回路の簡単化

問題１−１　　下記の論理式について、カルノー図を作成して、式を簡単化せよ。

$$f=\overline{A}\cdot\overline{B}+A\cdot B+A\cdot\overline{B}$$

[解答欄]

B＼A	0	1
0		
1		

問題1-1 カルノー図

問題１−２　　下記の論理式について、カルノー図を作成して、式を簡単化せよ。

$$f=\overline{A}\cdot\overline{B}+A\cdot\overline{B}$$

[解答欄]

B＼A	0	1
0		
1		

問題1-2 カルノー図

２．論理式と論理回路

問題２−１　　下記の論理式を、AND, OR, NOT の論理記号を用いて、論理回路を図示せよ。

$$f=A+\overline{B}$$

[解答欄]

問題２−２　　下記の論理式を、AND, OR, NOT の論理記号を用いて、論理回路を図示せよ。

$$f=\overline{A}\cdot\overline{B}+A\cdot B+A\cdot\overline{B}$$

[解答欄]

問題２−３　　下記の論理式を、AND, OR, NOT の論理記号を用いて、論理回路を図示せよ。

$$f = \overline{A} \cdot \overline{B} + A \cdot \overline{B}$$

[解答欄]

問題２−４　　下記の論理式を、２入力NAND の論理記号を２個のみを用いて、論理回路を図示せよ。

$$f = \overline{\overline{A \cdot B} \cdot C}$$

[解答欄]

問題 ２−５　　下記の論理式を、２入力のNAND の論理記号を３個のみを用いて、論理回路を図示せよ。

$$f = \overline{A \cdot B \cdot C}$$

[解答欄]

問題２－６　　下記の論理式を、２入力NAND の論理記号を４個のみを用いて、論理回路を図示せよ。

$$f = \overline{A \cdot B} \cdot \bar{C}$$

[解答欄]

３．論理回路図をデジタルＩＣを用いて配線する設計図の説明

＜デジタルＩＣの使い方＞

（１）　デジタルＩＣのピン配置

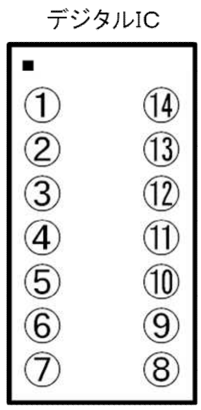
デジタルＩＣは、ほとんどが、上面からＩＣをみて、反時計向きにピン番号が付けられている。これを「Top View」と呼ぶ。ＩＣは、切り欠きや丸穴のある短辺を上側にして Top View でピン番号を数えること。（図Ａ参照）

ＩＣのピンは、電源に接続する「電源ピン：Vcc」と、グランド（アース）に接続する「アースピン：GND」と信号を扱う「信号ピン」からなる。

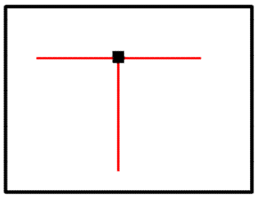
「信号ピン」は信号を受ける入力ピンと、信号を出力する出力ピンか

（２）　配線

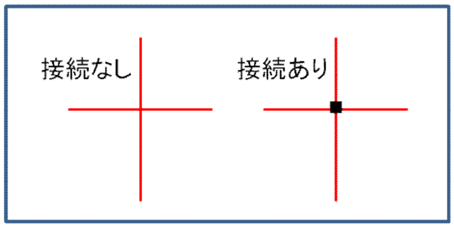
- ＧＮＤピンを 0 [V] 端子に接続する。次に、Vcc ピンを電源端子(5 V)に接続する。
- 配線は水平と垂直の線の使用を心掛け、斜め配線は用いない。また、ＩＣを飛び越える配線を行わない。
- 線の分岐、線の交差は図Ｂ、図Ｃによること。



図A　デジタルICの
ピン配置 Top View

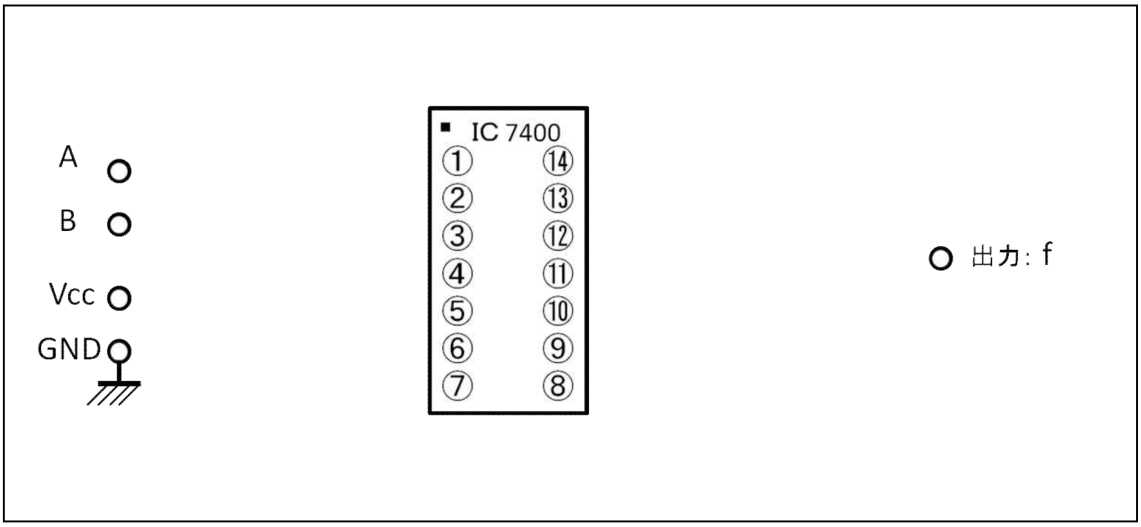


図B　分岐配線

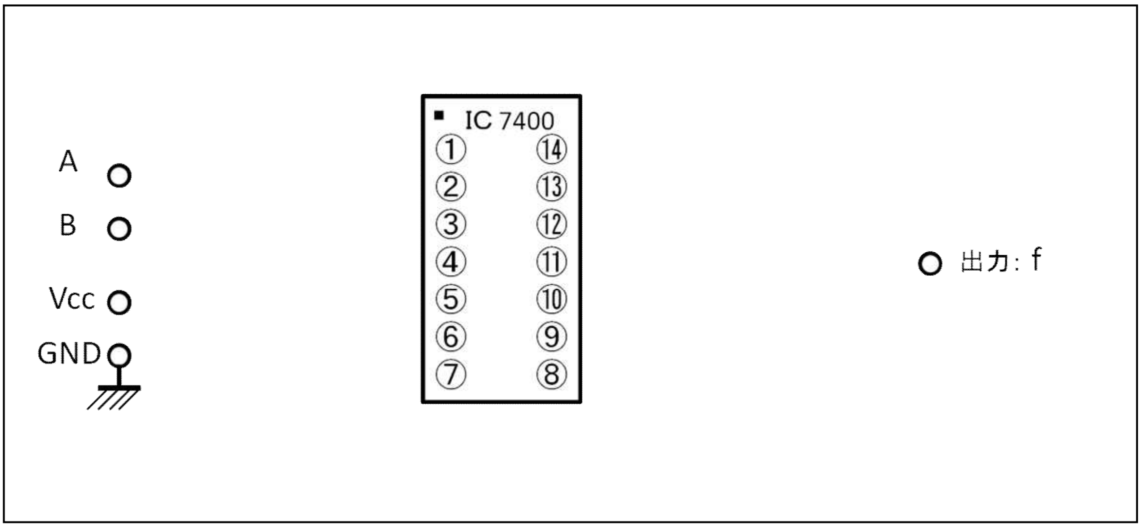


図C　交差配線

問題３－１　テキスト４ページのＩＣ7400（NAND）を用いて、$f=\overline{A\cdot B}$ の配線図を示しなさい。



問題３－２　テキスト４ページのＩＣ7400（NAND）を用いて、$f=A\cdot B$ の配線図を示しなさい



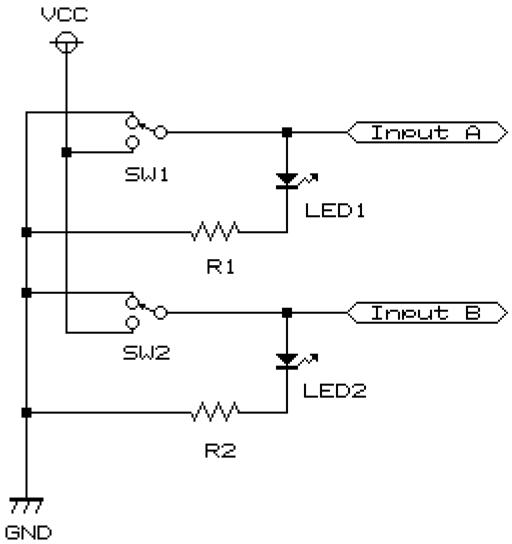
Ⅲ．実験装置

入力信号生成回路，ブレットボード 1，　接続線(ジャンパー線)，
TTL IC (7400, 7404)，LED 2，抵抗器 3，
電池ボックス，電池

Ⅳ. 実験

Ⅳ－1 入力信号生成回路

トグルスイッチを上側にすると、入力信号（AやB）は 1(High)となり LED が点灯する。トグル水位置を下側にすると、入力信号は 0(Low)となり LED は消灯する。



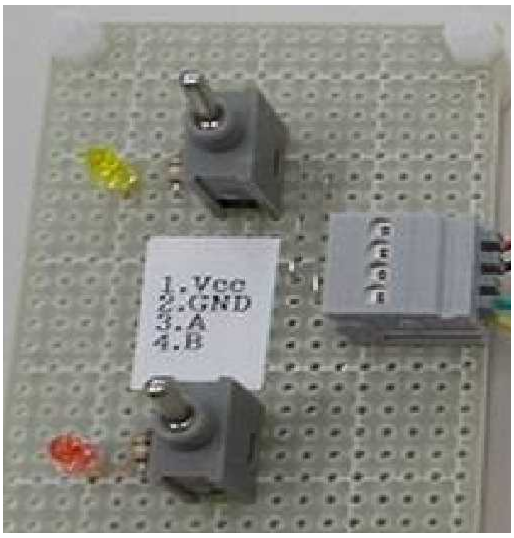


図 4-1-1 入力信号生成回路

※ブレットボード使用上の注意

①縦両側にある 2 列（赤と青）は内部で繋がっており、赤を電源プラス(VCC)、青を電源マイナス(GND)とする。但し、左側と右側の赤（または青）はそれぞれ独立しているので、共に用いる場合には、線で結ばなければならない。

②a-e 列と f-j 列は、それぞれ各行(1~30)ごとに内部で繋がっている。例えば、a5 と e5 は内部で既に繋がっているが、a5 と g5 は繋がっていない。また、a5 と a6 も繋がっていない。

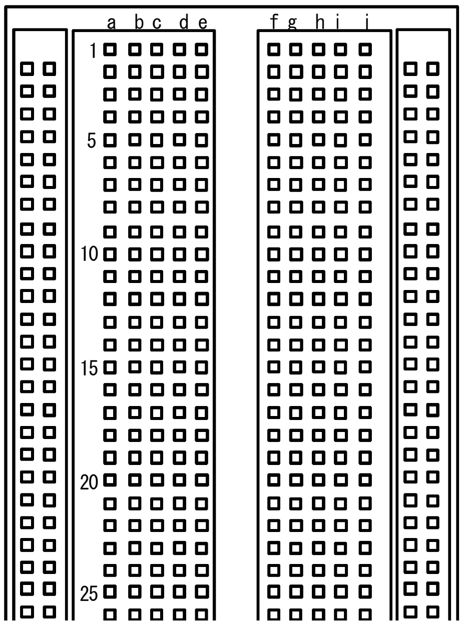


図 4-1-2 ブレットボード

Ⅳ－2 基本論理動作の確認

（１）AND（$X = A \bullet B$）と同じはたらきを持つ回路を NAND と NOT で構成し、その動作を 74 シリーズ IC を用いて確認せよ。

ヒント） $X = A \bullet B = \overline{\overline{A \bullet B}}$ であることを利用して、NAND(7400)を 1 つ、NOT(7404)を 1 つ使用する。図 4-2-1 の破線部内に回路を示し、SW1 と SW2 のオン/オフによって LED1, LED2, LED3 がどのように点灯/消灯したかを記録する。

図 4-2-1　NAND と NOT による AND 回路

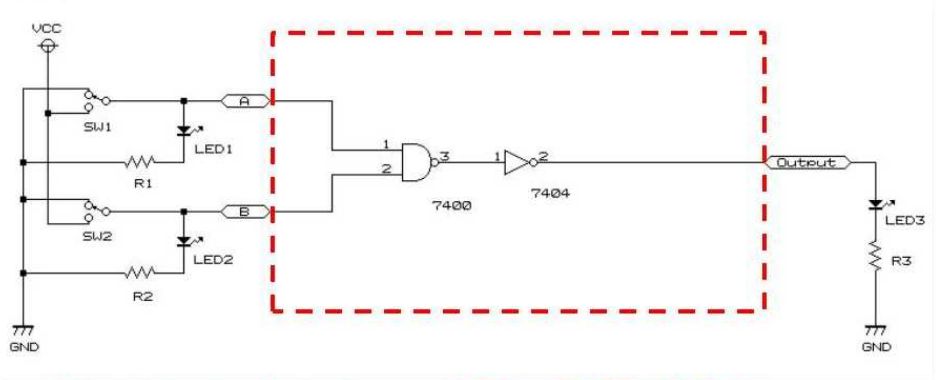
表 4-2-1　基本論理動作の確認結果(AND)

A (LED1)	B (LED2)	X (LED3)
0　(消灯)	0　(消灯)	
0	1　(点灯)	
1　(点灯)	0	
1	1	

実験の進め方

①回路図を描く

例）



※7400(NAND)と7404(NOT)の何処を利用するのか、
ピンの番号を記しておくこと。

図 4-2-2

②配付部品を確認する

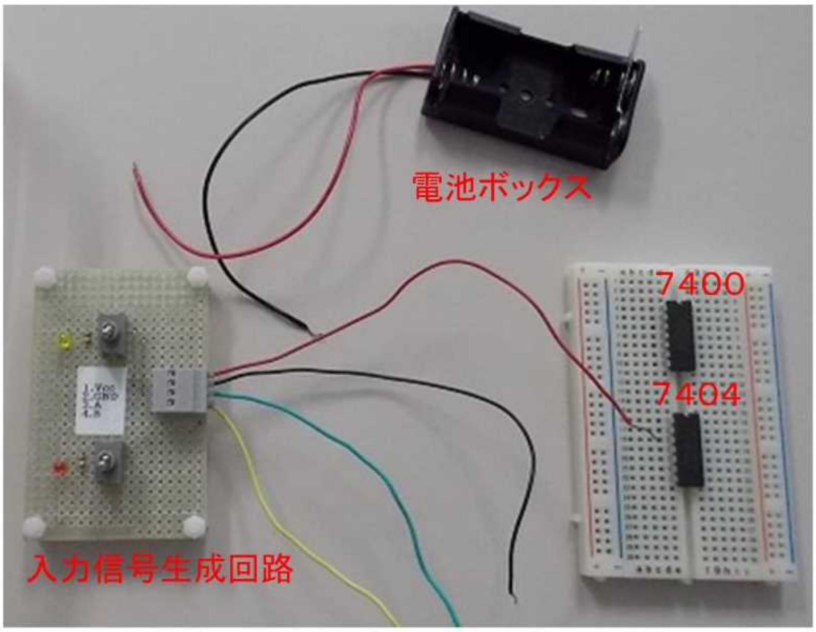


図 4-2-3

③入力信号生成回路とＩＣの GND, Vcc を接続する

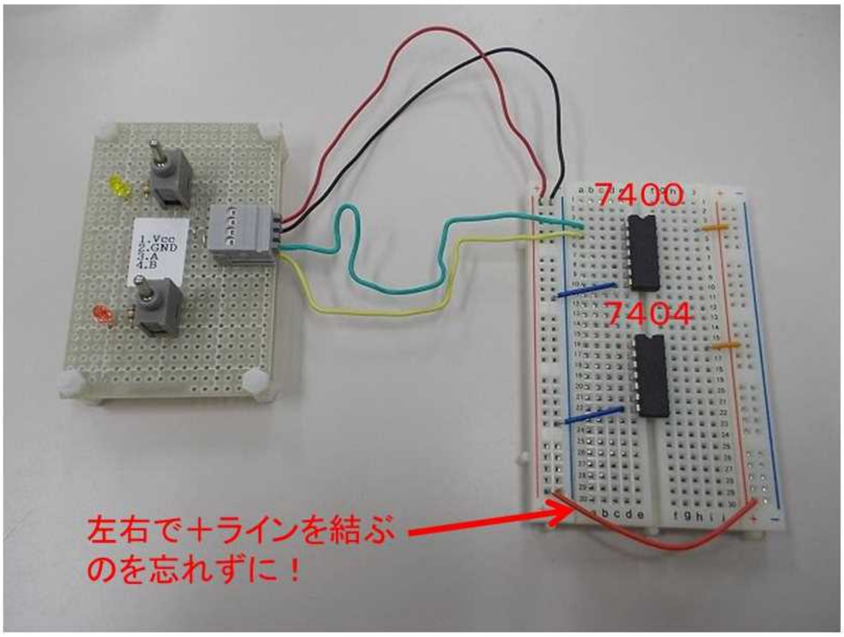


図 4-2-4

④7400(NAND)と 7404(NOT)入力をつなぐ

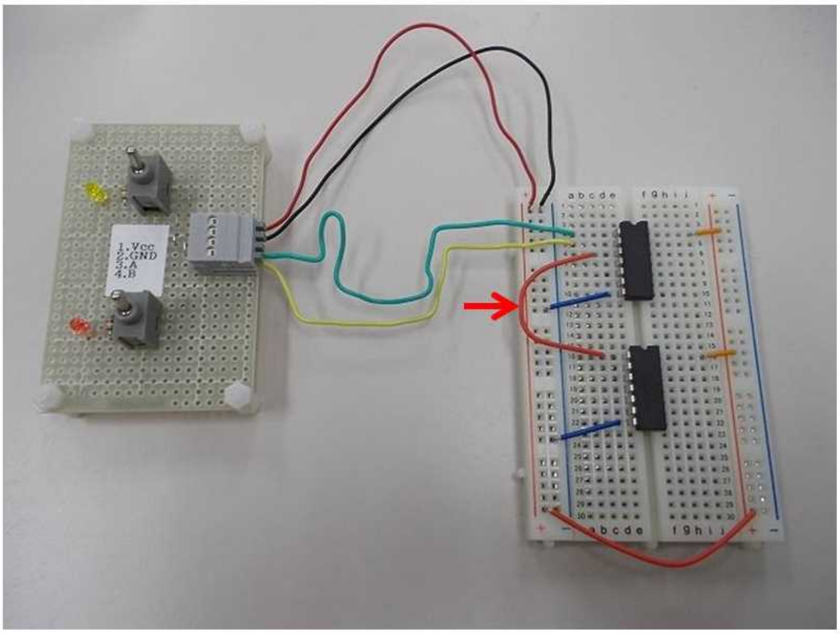


図 4-2-5

⑤7404(NOT)出力と GND の間に LED を付ける

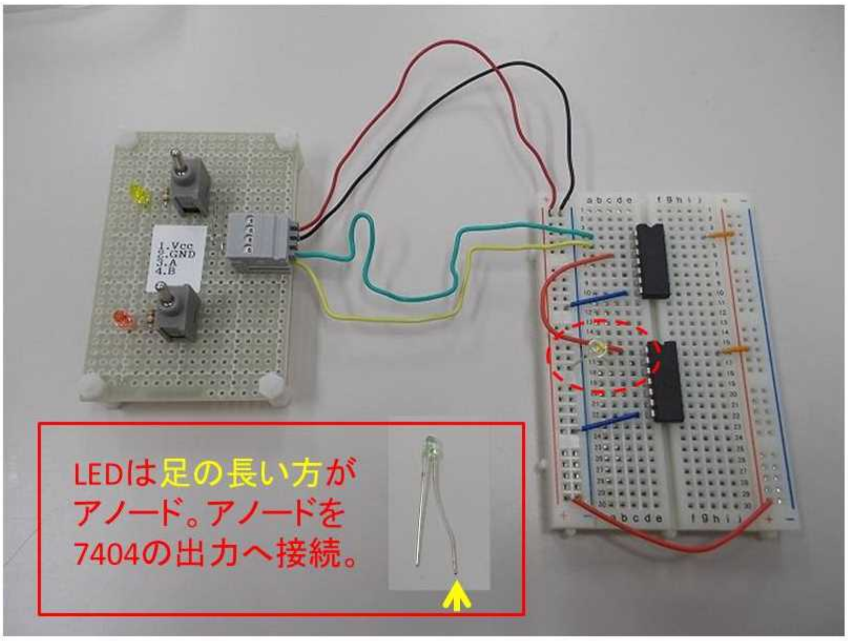


図 4-2-6

⑥電池を接続する。（電池のスイッチはオフの状態に！）

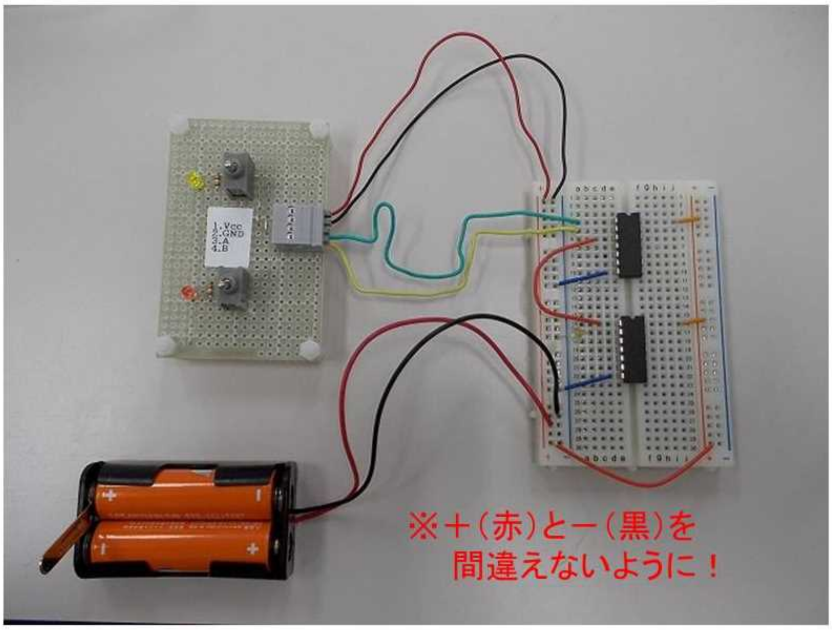


図 4-2-7

⑦電池のスイッチをオンにし、論理動作を確認する

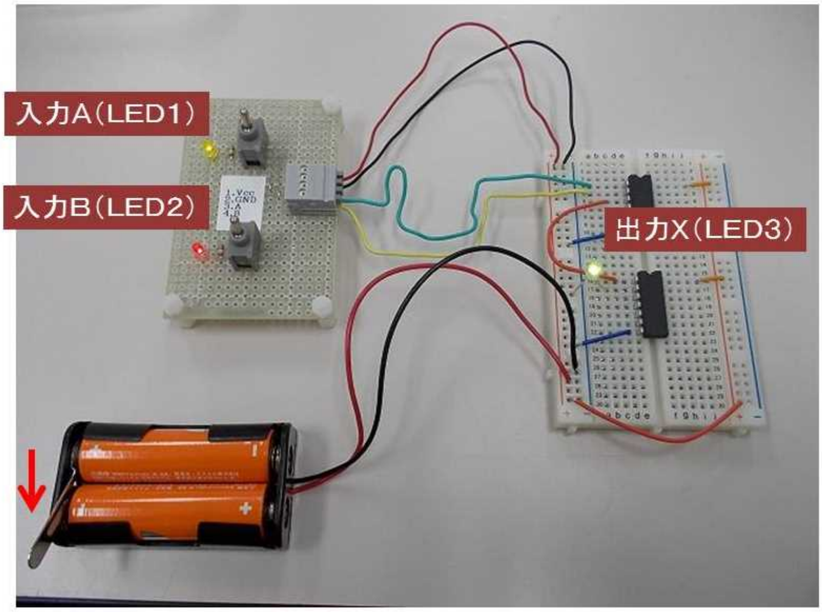


図 4-2-8

⑧結果を表 4-2-1 にまとめ、「AND」になっているかをもう一度確認

⑨電源ボックスのスイッチをオフにする

（Ⅳ－2 基本論理動作の確認の続き）

（３）OR($X = A + B$)と同じはたらきを持つ回路を NAND と NOT で構成し、その動作を 74 シリーズ IC を用いて確認せよ。

ヒント） $X = A + B = \overline{\overline{A + B}} = \overline{\overline{A} \bullet \overline{B}}$ （二重否定後にド・モルガンの定理を利用）

であることを利用して NAND を 1 つ、NOT を 2 つ使用する。

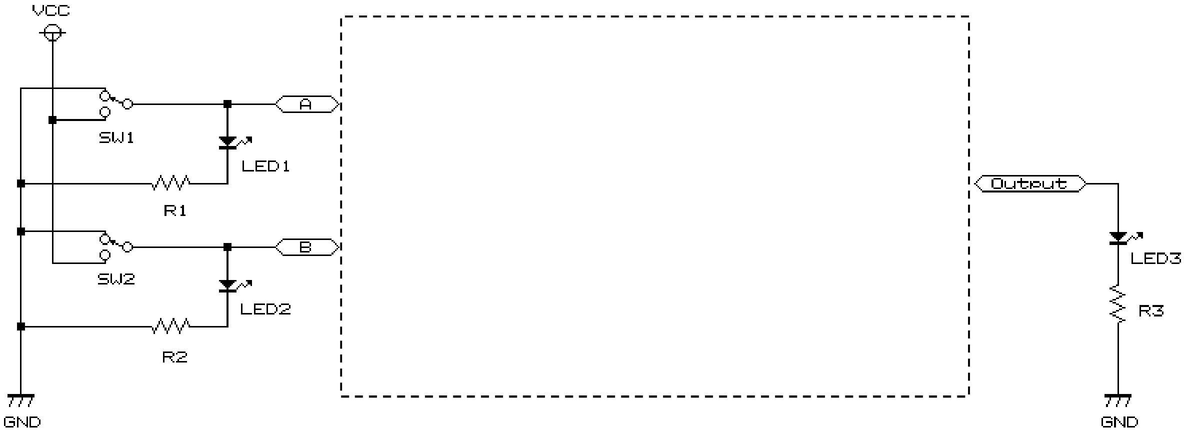


図 4-2-9　NAND と NOT による OR 回路

表 4-2-2　基本論理動作の確認結果(OR)

A (LED1)	B (LED2)	X (LED3)
0 （消灯）	0 （消灯）	
0	1 （点灯）	
1 （点灯）	0	
1	1	

※Output を X とする

（4）以下の EX-OR の真理値表をもとに論理式を導出し、同じはたらきを持つ回路を NAND と NOT で構成せよ。

A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

ヒント）加法標準形を利用すると、論理式は、

$X = \overline{A} \bullet B + A \bullet \overline{B}$

2)と同様に二重否定後、ド・モルガンの定
理
を利用すると、

$X = \overline{\overline{\overline{A} \bullet B + A \bullet \overline{B}}} = \overline{\overline{\overline{A} \bullet B} \bullet \overline{A \bullet \overline{B}}}$

NAND を 3 つ、NOT を 2 つ使用する。

図 4-2-10　NAND と NOT による EX-OR 回路

Ⅳ－3　2進1ビットの半加算器の設計

半加算器(Half Adder,HA)は1ビットの加算を行う回路で下位桁からの桁上げ処理は含まれない。半加算器の入出力関係は図 4-3-1 のように図示される。

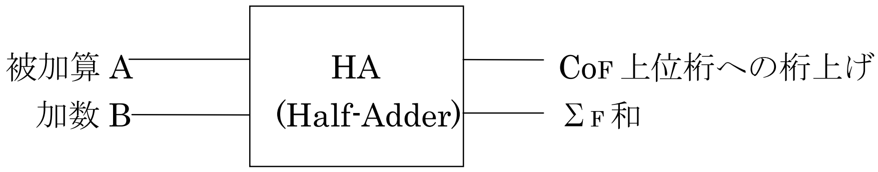


図 4-3-1　2進1ビット半加算器のブロック図

（1）真理値表を完成せよ。

入力		出力	
A	B	CoF	Σ_F
0	0		
0	1		
1	0		
1	1		

（2）真理値表より論理式を導出せよ。

$\Sigma_F=$　　　　　　　　　　　　CoF=

（3）Σ_F, CoF を求める論理回路を NAND と NOT で構成せよ。

※Σ_F と CoF の出力を確認するため、２つ LED を使用

Ⅴ．レポート課題

（１）テキスト 2 ページの「2－2 論理公式において、式⑲と式⑳を証明せよ。

（２）テキスト 18 ページの「Ⅳ－3　2 進 1 ビットの半加算器の設計」の設問（１），（２），（３）の解答を記載せよ。

（３）「チャタリング」の意味とその対策について調査し、その内容を説明せよ。

（４）テキスト 5 ページから 7 ページの問題 1－2, 問題 2－2, 問題 2－4, 問題 2－6 を解答せよ。

Ⅵ．参考文献

（１）角山正博, 中島繁雄; デジタル回路の基礎, 森北出版, 2009.
（２）田丸啓吉; 論理回路の基礎, 工学図書,1993.
（３）相原恒博,高松雄三; 論理設計入門, 日新出版,1990.
（４）野崎眞; IC 組合せ論理回路の設計, 日本理工出版会,1992.